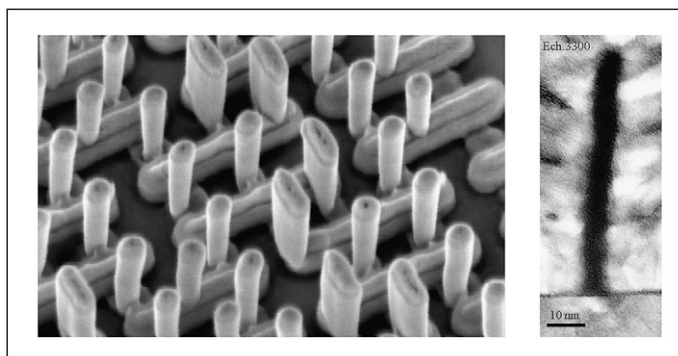


COMPTES RENDUS PHYSIQUE

Tome 7 (2006) – N° 8



Left: Bird's eye view of an advanced integrated circuit: the lower patterns are transistors and the vertical pillars metallic studs which contact transistors with interconnections (not shown here). Right: Ultimate lithography technologies allow us to pattern nanometer-sized structures (shown here, a 6 nm resist cross-section).

Gauche : Vue oblique d'un circuit intégré avancé : les structures inférieures correspondent aux transistors et les piliers verticaux aux plots métalliques contactant les transistors avec les interconnexions (non présentes sur la photo). Droite : Les techniques de lithographie ultime permettent de réaliser des structures de quelques nanomètres (ici une coupe d'un motif de résine de 6 nm).

DOSSIER

Ultimate lithography / *Lithographie ultime*

Guest editor / *Rédacteur en chef invité* : Michel Brillouët

- An introduction to ultimate lithography
Michel Brillouët 837
- Glossary 841
- Optical lithography—a historical perspective
Kurt Ronse 844
- Optical lithography—present and future challenges
Burn J. Lin 858
- EUV lithography
Kevin Kemp, Stefan Wurm 875
- From 120 to 32 nm CMOS technology: development of OPC and RET to rescue optical lithography
Yorick Trouiller 887
- Advanced mask manufacturing
Carlo Reita 896
- Direct write lithography: the global solution for R&D and manufacturing
Laurent Pain, Serge Tedesco, Christophe Constancias 910

Suite du sommaire page suivante

Sommaire (suite)

- Photosensitive resists for optical lithography
Bénédicte Mortini 924
- Advanced metrology needs for nanoelectronics lithography
Stephen Knight, Ronald Dixson, Ronald L. Jones, Eric K. Lin, Ndubuisi G. Orji, R. Silver, John S. Villarrubia, András E. Vladár, Wen-li Wu 931